

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-217099

(43) 公開日 平成4年(1992)8月7日

(51) Int.Cl.<sup>3</sup>

G 0 7 G 1/12

識別記号

3 4 1 G 8921-3E

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数1(全 5 頁)

(21) 出願番号 特願平2-403530

(22) 出願日 平成2年(1990)12月19日

(71) 出願人 000001443

カシオ計算機株式会社

東京都新宿区西新宿2丁目6番1号

(72) 発明者 井元 幸暢

東京都西多摩郡羽村町栄町3丁目2番1号

カシオ計算機株式会社羽村技術センター内

(54) 【発明の名称】 データ処理装置

(57) 【要約】

【目的】 不正な入力訂正が行なわれそうな場合に、直接オペレータや責任者等に警告を与えて不正を防止できるようにする。

【構成】 入力された置数を訂正するクリアキー11dが操作された場合、エラー中か否かが判断される(S15)。エラー中でない時にクリアキー11dが操作された場合は1回目だけ許容する(S17, S18)。しかし、エラー中でない時に2回目のクリアキー11dが操作された場合、ブザー21による警告音を数秒間発生させてオペレータに不正な入力訂正の可能性があることを警告する。

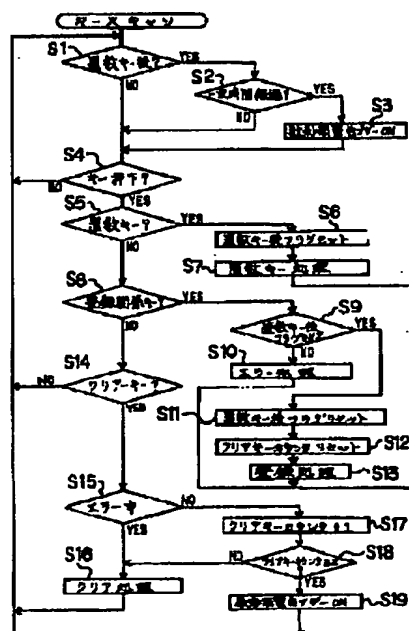


図 3

1

2

## 【特許請求の範囲】

【請求項1】 入力手段における入力エラーを検出する入力エラー検出手段と、上記入力手段により入力された置数を訂正する訂正手段と、上記入力エラー検出手段により入力エラーが検出されていない場合に上記訂正手段によって置数が訂正された際、この状態を報知する報知手段とを具備したことを特徴とするデータ処理装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 この発明は不正な入力訂正を防止できる電子式キャッシュレジスタ、POSレジスタ等のデータ処理装置に関する。

## 【0002】

【従来の技術】 従来、スーパーマーケット等で使用される電子式キャッシュレジスタ、POSレジスタ等のデータ処理装置では、置数キーを操作して金額データを置数した後、登録キーの代わりにクリアキーを操作すれば、客には置数された金額をあたかも登録したように見える。しかし、置数データは上記入力訂正によってクリアされるので、売上データとして登録されていない。このため、置数された金額をあたかも登録したように見せかけて実際には登録せず、客から受け取った代金をオペレータが着服するという不正が行なわれる恐れがあった。

## 【0003】

【発明が解決しようとする課題】 このような不正を防止するために、従来ではクリアキーを操作したときに、その操作状態をジャーナル紙に記録する方法があった。しかし、この方法ではジャーナル紙を後から検査するため、不正が行なわれたらしいという参考にしかならず、不正防止の効果は期待できなかった。

【0004】 この発明の課題は、不正が行なわれそうな場合に警告できるようにすることである。

## 【0005】

【課題を解決するための手段】 この発明の手段は次の通りである。入力エラー検出手段1（図1の機能ブロック図を参照、以下同じ）は、入力手段における入力エラーを検出する。訂正手段2は入力手段により入力された置数を訂正する。報知手段3は入力エラー検出手段1により入力エラーが検出されていない場合に訂正手段2によって置数が訂正された際、この状態を報知する。

## 【0006】

【作用】 この発明の手段の作用は次の通りである。入力エラー検出手段1による入力エラーの検出がないとき、訂正手段2によって置数が訂正された際に、報知手段3は例えばブザーによる警告音を発生して、この状態を報知する。従って、不正が行なわれそうな場合に警告をすることができる。

## 【0007】

【実施例】 以下、一実施例を図2および図3を参照して説明する。なお、この実施例は電子式キャッシュレジ

スタに適用したものである。図2は電子式キャッシュレジスタの回路構成を示すブロック図である。同図において、キー入力部11は部門別登録を行なう部門キー11aと、「0」～「9」等の数値データを入力するテンキー11bと、各種機能を指定するファンクションキー11cと、クリアキー11dと、PLU別登録を行なうPLUキー11eと、「Z(精算)」「X(点検)」「OFF」「REG(登録)」「P(設定)」等の各モードを指定するモードスイッチ11fとを備えている。そして、キー入力部11でキーが操作されると、そのキー操作に応じたキー入力信号が入力制御部12を介してCPU13に入力される。

【0008】 CPU13は、置数キー後フラグ13aを内蔵しており、入力された上記キー入力信号に応じて置数処理、登録処理、エラー処理等の各種処理を実行する。これらの各種処理はROM14に予め記憶した制御プログラムに基づいて実行される。また、CPU13には入力制御部12およびROM14の他に、RAM15、表示駆動部17、印字制御部19、ドロア20、およびブザー21が接続されている。

【0009】 RAM15はCPU13の制御によりデータの書き込み/読み出しが行なわれるもので、部門メモリ15a、PLUメモリ15b、他メモリ15c、およびクリアキーカウンタ15dを備えている。表示部16は例えばCRT表示装置により構成されるもので、CPU13から表示駆動部17を介して出力される表示データに基づいて置数金額、預り金額等を表示する。印字部18はCPU13から印字制御部19を介して出力される印字データに基づいてレシートおよびジャーナルを発行する。ドロア20は各種現金を収納するものでCPU13の制御により開放される。ブザー21はCPU13から出力される駆動信号に応じて警告音を発生する。

【0010】 次に、この実施例の動作を図3に基づいて説明する。図3はキースキャン処理の動作を示すフローチャートである。まず、ステップS1においては置数キー後か否か、即ち置数キー後フラグ13aがセットされているか否かが判断される。ステップS1でYESの場合はステップS2に進み、NOの場合はステップS4に進む。当初は、何も入力していないのでステップS1ではNOと判断されてステップS4に進む。ステップS4ではキー押下か否か、即ちキー入力部11でキーが操作されたか否かが判断される。ステップS4でYESの場合はステップS5に進み、NOの場合はステップS1に戻る。

【0011】 ここで、テンキー11bの操作により例えば置数「100」が入力されたとする。これにより、ステップS4でYESとなりステップS5に進む。ステップS5では入力されたキーが置数キー（テンキー11b）か否かが判断される。ステップS5でYESの場合はステップS6に進み、NOの場合はステップS8に進む。この場合、置数キーを入力したのでステップS5で

YESとなりステップS6に進む。ステップS6において置数キー後フラグ13aをセット(ON)し、ステップS7に進む。ステップS7の置数キー処理では入力された置数がCPU13内の図示しない入力レジスタに収められ、ステップS1に戻る。

【0012】ステップS1に戻ると、上記と同様に置数キー後か否かが判断され、この場合はYESとなってステップS2に進む。ステップS2では、置数キーの入力後に一定時間例えば10秒間が経過したか否かが判断される。これは、置数キーの入力後に登録関係キーが入力されないで一定時間が経過するのは不自然であるため、これを警告するものである。ここで、オペレータが不正を行なおうとして置数キーの入力後に一定時間が経過した場合は、ステップS2でYESとなってステップS3に進む。ステップS3においては、ブザー21に駆動信号を出力して警告音を数秒間発生させ、オペレータに警告する。これにより、不正を行なおうとしたオペレータはその行為をやめるか、あるいはマネージャーに注意されて不正を防止できる。また、ステップS2で置数キーの入力後に一定時間が経過していない場合は、NOと判断されてステップS4に進む。

【0013】また、部門キー11a、PLUキー11e等の登録関係キーが入力された場合はステップS4からステップS5に進み、ステップS5では置数キーではないのでNOと判断されてステップS8に進む。ステップS8においては入力されたキーが登録関係キーか否かが判断される。ステップS8でYESの場合はステップS9に進み、NOの場合はステップS14に進む。この場合、登録関係キーが入力されたステップS8でYESとなりステップS9に進む。ステップS9では置数キー後フラグ13aがONか否かが判断される。このステップS9は入力エラーを検出する処理である。即ちステップS9は、置数キー後に登録関係キーが入力されない場合は入力順序が間違っているのを、これを検出するものである。ステップS9でYESの場合は入力順序が正しいのでステップS11に進み、NOの場合はステップS10のエラー処理に進む。

【0014】入力順序が間違っている場合は、ステップS9からステップS10に進んで図示しないエラーフラグをセットすると共に、ブザー21に駆動信号を出力して警告音を発生させてオペレータにエラー状態を報知し、ステップS1に戻る。

【0015】入力順序が正しい場合、即ち置数キー後に登録関係キーが入力されたときは、ステップS9からステップS11に進む。ステップS11では置数キー後フラグ13aをリセット(OFF)してステップS12に進む。ステップS12においては、RAM15のクリアキーカウンタ15dをリセットする。続くステップS13では登録処理を行なって置数された金額データを部門メモリ15aまたはPLUメモリ15bに登録してステ

ップS1に戻る。

【0016】次に、クリアキー11dが操作された場合は、ステップS4からステップS5に進み、ステップS5、S8で夫々NOと判断されてステップS14に進む。ステップS14ではクリアキー11dが操作されたか否かが判断される。ステップS14でYESの場合はステップS15に進み、NOの場合はステップS1に戻る。いま、クリアキー11dが操作されたので、ステップS14でYESと判断されてステップS15に進む。ステップS15においてはエラー中か否か即ちエラーフラグがセットされているか否かが判断される。ステップS15でエラー中であると判断された場合は、ステップS16のクリア処理に進む。このクリア処理では入力レジスタに記憶された置数データおよびエラーフラグがクリアされてエラー状態が解除され、ステップS1に戻る。

【0017】しかし、ステップS15でNOと判断された場合は、エラー中でない時にクリアキー11dが操作されるのは不自然であるためステップS17に進む。ステップS17において、クリアキーカウンタ15dを+1して「1」とし、ステップS18に進む。ステップS18ではクリアキーカウンタ15dの内容が「2」以上か否かが判断される。即ち、エラー中でない時にクリアキー11dが操作されるのを1回目だけ許容するものである。ステップS18でNO即ちクリアキーカウンタ15dの内容が「1」である場合はステップS16のクリア処理に進む。また、ステップS18でYESと判断された場合は、不正な入力訂正であるのでステップS19に進む。ステップS19では、ステップS3と同様にブザー21に駆動信号を出力して警告音を数秒間発生させ、オペレータに不正な入力訂正であることを警告する。これにより、不正を行なおうとしたオペレータはその行為をやめるか、あるいはマネージャーに注意されて不正を防止できる。

【0018】なお、上記実施例ではエラー中でない時にクリアキー11dが操作されるのを1回目だけ許容したが、これに限らず、エラー中でない時にクリアキー11dが操作されたとき、直ちにブザー21により警告音を発生して不正な入力訂正を報知するものでもよい。また、不正な入力訂正を報知する方法は警告ブザーの発生に限定されず例えば警報ランプ等を点灯させてもよい。

【0019】

【発明の効果】この発明によれば、不正が行なわれそうな場合に、例えばブザーによる警告音を発生して直接オペレータや責任者等に警告を与えることができ、不正を未然に防止できる。

【図面の簡単な説明】

【図1】本発明の機能ブロック図である。

【図2】電子式キャッシュレジスタの回路構成を示すブロック図である。

【図3】動作を示すフローチャートである。

【符号の説明】

- 1…入力エラー検出手段  
2…訂正手段  
3…報知手段  
11…キー入力部  
12…入力制御部  
13…CPU

【図1】

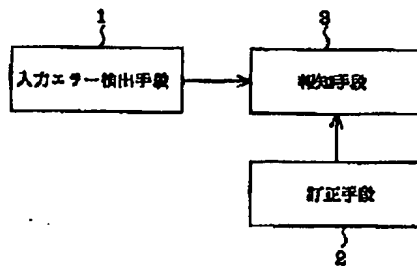


図 1

- 14…ROM  
15…RAM  
16…表示部  
17…表示制御部  
18…印字部  
19…印字制御部  
20…ドロア  
21…プザー

【図2】

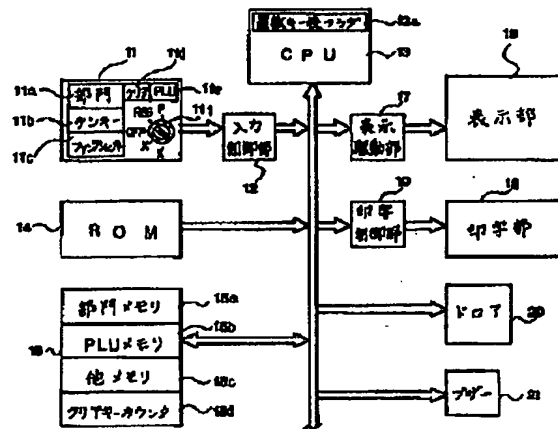


図 2

【図3】

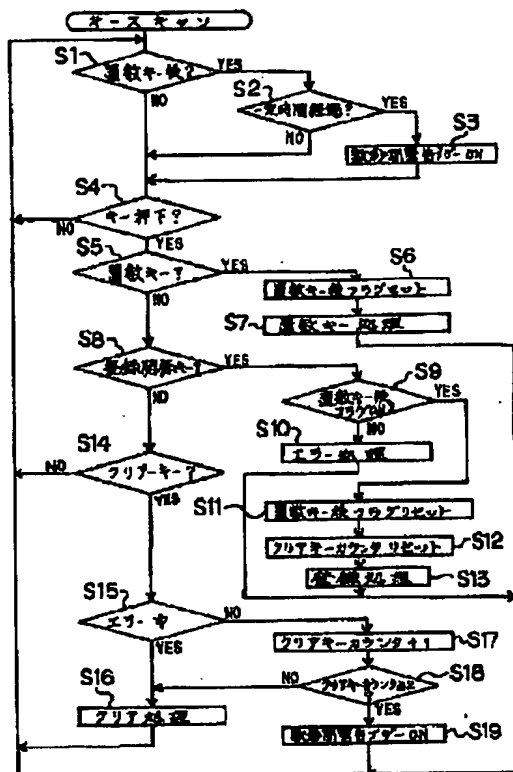


図 3